

# Jeu d'instructions du simulateur

ASR2-Système 2012-2013

20 mars 2013

Machine à mots de 16 bits, adresses sur 12 bits. Registres : accumulateur 16 bits, compteur de programme 12 bits.

Simulateur accessible sur <http://www.labri.fr/perso/billaud/WebSim16/> et [~/Bibliotheque/ASR2-systeme/WebSim16/index.html](http://www.labri.fr/~Bibliotheque/ASR2-systeme/WebSim16/index.html) au département.

## 1 Table des instructions

Code	Mnémonique	Description	Action	Cp =
0	loadi <i>imm12</i>	chargement immédiat	Acc = ext( <i>imm12</i> )	Cp + 1
1	load <i>adr12</i>	chargement direct	Acc = M[ <i>adr12</i> ]	Cp + 1
2	loadx <i>adr12</i>	chargement indirect	Acc = M[M[ <i>adr12</i> ]]	Cp + 1
3	store <i>adr12</i>	rangement direct	M[ <i>adr12</i> ] = Acc	Cp + 1
4	storex <i>adr12</i>	rangement indirect	M[M[ <i>adr12</i> ]] = Acc	Cp + 1
5	add <i>adr12</i>	addition	Acc += M[ <i>adr12</i> ]	Cp + 1
6	sub <i>adr12</i>	soustraction	Acc -= M[ <i>adr12</i> ]	Cp + 1
7	jmp <i>adr12</i>	saut inconditionnel		<i>adr12</i>
8	jneg <i>adr12</i>	saut si négatif		Acc < 0 ? <i>adr12</i> : Cp+1
9	jzero <i>adr12</i>	saut si zero		Acc == 0 ? <i>adr12</i> : Cp+1
A	jmpx <i>adr12</i>	saut indirect		M[ <i>adr12</i> ]
B	call <i>adr12</i>	appel	M[ <i>adr12</i> ] = Cp+1	M[ <i>adr12</i> ]+1
C	halt 0	arrêt		
D		op. illégale	erreur	
E		op. illégale	erreur	
F		op. illégale	erreur	

### Commentaires

- *adr12* (resp. *imm12*) désigne l'adresse (resp. la valeur immédiate) encodée sur les 12 bits de l'instruction
- l'instruction loadi procède à une *extension de signe* de *imm12* : le bit de poids fort de la valeur immédiate est copiée dans 4 bits de poids fort de l'accumulateur. Par exemple l'instruction `loadi -1` est codée 0000 1111 1111 1111 en binaire. Lors de l'affectation dans l'accumulateur 16 bits, le bit de signe de la valeur immédiate est propagé de façon à obtenir la valeur 1111 1111 1111 1111 (qui représente -1 sur 16 bits) dans l'accumulateur.
- lors de l'exécution des opérations indirectes (loadx, storex, jmpx) le contenu de M[*adr12*] qui est sur 16 bits est interprété comme une adresse sur 12 bits. Une erreur est détectée si les 4 bits de poids ne sont pas nuls, et entraîne l'arrêt du processeur.
- le paramètre de halt est ignoré.
- 3 codes ne sont pas utilisés.

## 2 Exemples de programme

```

1 #
2 # Calcul de la somme des entiers de 1 à N
3 #
4     loadi 0    # S=0
5     store S
6
7     loadi 1    # K=1
8     store K
9
10 BOUCLE      # si K>N aller à suite
11     load  N   # - calcul N-K
12     sub  K
13     jneg SUITE
14
15     load  S   # S = S+K
16     add  K
17     store S
18
19     loadi 1   # K = K+1
20     add  K
21     store K
22     jmp  BOUCLE
23
24 SUITE
25     halt 0
26 #
27 # variables
28 #
29 N   word 5
30 K   word 0
31 S   word 0

```

```
# somme des éléments d'un tableau
```

```

    loadi 0
    store S
    store K
BOUCLE
    loadi 10      / loadi T
    sub  K        / add  K
    jzero FIN    / store PTR
    ..... / loadx PTR
    loadi 1      \ add  S
    add  K      \ store S
    store K
    jmp  BOUCLE
FIN
    halt 0

```